

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-092412

(43)Date of publication of application : 28.03.2003

(51)Int.Cl.

H01L 29/82
G11C 11/16
H01L 21/338
H01L 27/105
H01L 29/66
H01L 29/80
H01L 29/812
H01L 31/10

(21)Application number : 2001-281043

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 17.09.2001

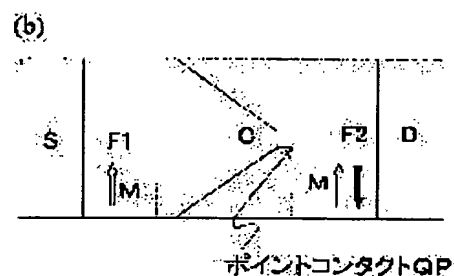
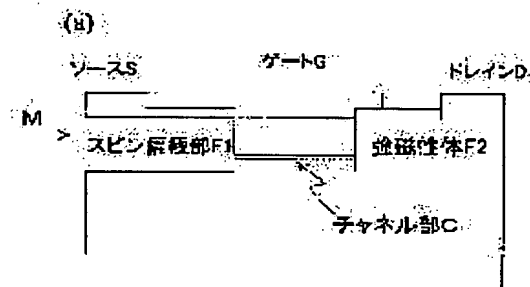
(72)Inventor : SATO TOSHIE
MIZUSHIMA KOICHI

(54) SPIN TRANSISTOR

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a spin transistor which has large magnetization dependency of a drain current and is superior in high speed reading.

SOLUTION: The spin transistor is provided with a source (S) having a spin polarization part (F1) for forming spin-polarized electrons, a drain (D) having magnetic substance (F2), and a channel (C) for introducing electrons from the source to the drain. A point contact (QP) is formed between the channel and the drain. As a result, a high MR ratio can be obtained so that magnetism detection sensitivity and reading speed can be remarkably improved as compared with the conventional ones.



LEGAL STATUS

[Date of request for examination]

28.03.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

BEST AVAILABLE COPY

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2003-92412
(P2003-92412A)

(43) 公開日 平成15年3月28日 (2003.3.28)

(51) Int.Cl. ⁷	識別記号	F I	テーマコード(参考)
H 0 1 L 29/82		H 0 1 L 29/82	Z 5 F 0 4 9
G 1 1 C 11/16		G 1 1 C 11/16	5 F 0 8 3
H 0 1 L 21/338		H 0 1 L 29/66	Z 5 F 1 0 2
27/105		27/10	4 4 7
29/66		29/80	A

審査請求 未請求 請求項の数 7 O L (全 11 頁) 最終頁に続く

(21) 出願番号 特願2001-281043(P2001-281043)

(22) 出願日 平成13年9月17日 (2001.9.17)

(71) 出願人 000003078

株式会社東芝

東京都港区芝浦一丁目1番1号

(72) 発明者 佐藤 利江

神奈川県川崎市幸区小向東芝町1番地 株式会社東芝研究開発センター内

(72) 発明者 水島 公一

神奈川県川崎市幸区小向東芝町1番地 東芝リサーチコンサルティング株式会社

(74) 代理人 100088487

弁理士 松山 允之 (外1名)

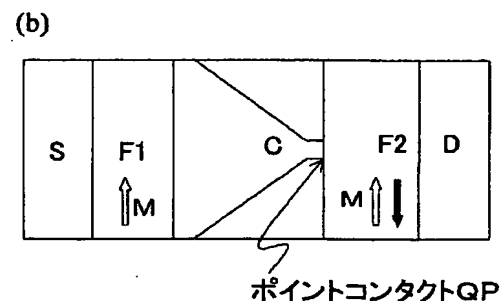
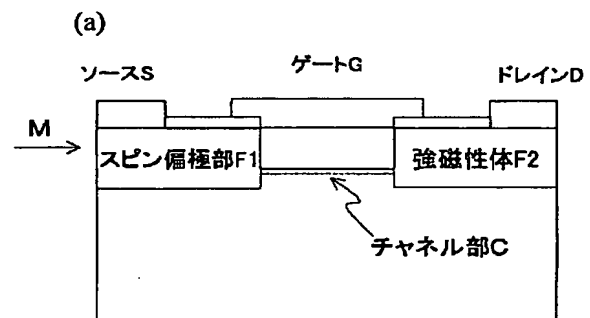
最終頁に続く

(54) 【発明の名称】 スピントランジスタ

(57) 【要約】

【課題】 ドレイン電流の磁化依存性が大きく高速読み出しに優れたスピントランジスタを提供することを目的とする。

【解決手段】 スピン偏極した電子を生成するスピン偏極部 (F1) を有するソース部 (S) と、磁性体 (F2) を有するドレイン部 (D) と、前記ソース部から前記ドレイン部に電子を導くチャネル部 (C) と、を備え、前記チャネル部と前記ドレイン部との間にポイントコンタクト (QP) が設けられたスピントランジスタを提供することにより、高いMR比が得られ、従来よりも磁気検出感度や読み出し速度を大幅に改善することが可能となる。



【特許請求の範囲】

【請求項1】 スピン偏極した電子を生成するスピン偏極部を有するソース部と、
磁性体を有するドレイン部と、
前記ソース部から前記ドレイン部に電子を導くチャンネル部と、
を備え、
前記チャンネル部と前記ドレイン部との間にポイントコンタクトが設けられたことを特徴とするスピントランジスタ。

【請求項2】 スピン偏極した電子を生成するスピン偏極部を有するソース部と、
磁性体を有するドレイン部と、
半導体層に電圧を印加することにより、前記ソース部から前記ドレイン部に電子を導くチャンネル部を形成するゲート電極と、
を備え、
前記ゲート電極の形状にくびれ部を与えることにより前記チャンネル部と前記ドレイン部との間にポイントコンタクトが形成されることを特徴とするスピントランジスタ。

【請求項3】 前記スピン偏極部は、円偏光した光の照射によりスピン偏極した電子を励起する化合物半導体からなることを特徴とする請求項1または2に記載のスピントランジスタ。

【請求項4】 前記スピン偏極部及び前記磁性体の少なくともいずれかは、一定の結晶方位に配向した鉄(Fe)、ニッケル(Ni)、コバルト(Co)あるいはこれらを含む合金からなることを特徴とする請求項1または2に記載のスピントランジスタ。

【請求項5】 前記ソース部は、トンネル接合を有することを特徴とする請求項1～4のいずれか1つに記載のスピントランジスタ。

【請求項6】 前記スピン偏極部及び前記磁性体の少なくともいずれかは、化合物磁性半導体からなることを特徴とする請求項1または2に記載のスピントランジスタ。

【請求項7】 前記チャンネル部は、半導体中に形成される2次元電子ガス領域であることを特徴とする請求項1～6のいずれか1つに記載のスピントランジスタ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、スピントランジスタに関し、より詳細には、高密度磁気記録読み出し用磁気ヘッドなどの磁気センサーや、磁性RAM(MRAM: Magnetic Random Access Memory)あるいは磁性ROM(MROM: Magnetic Read Only Memory)などの高密度記憶素子、光検出素子などとして用いて好適なスピントランジスタに関する。

【0002】

【従来の技術】 磁気記録の高密度化および高速化は、磁

気記録媒体の改良と並んで、磁気記録装置の進歩、なかでも磁気記録の書き込みおよび読み出しに用いられる磁気ヘッドの進歩に負うところが多い。例えば、磁気記録媒体の小型化、大容量化に伴って、磁気記録媒体と読み出し用磁気ヘッドとの相対速度は小さくなるが、その場合でも大きな出力が取り出せる新しいタイプの読み出し用磁気ヘッドとして、巨大磁気抵抗効果ヘッド(Giant MagnetoResistance effect: GMRヘッド)の開発が進められている。

【0003】 GMRヘッドは従来のMR(MagnetoResistance effect)ヘッドと比較して、磁気抵抗変化率(MR比)が大きく優れた特性を持っている。そして、最近、より優れた特性が期待されるトンネル接合型のGMRヘッドが急速に注目を集めている。

【0004】 従来の磁気記録媒体は、磁気ディスクすなわちファイルメモリとして機能し、その情報はいったんコンピュータ本体の半導体メモリ(DRAM、SRAM)に読み込まれた後利用される。半導体メモリは、多くの優れた特性を持っているが、記憶保持のために大量の電力を消費するという大きな欠点も持っている。近年、記憶保持のための電力が必要ないフラッシュメモリやFRAM(Ferroelectric Memory: 誘電体メモリ)などの開発が進められているが、いずれも書き換え回数が限定されるという大きな欠点を持っている。

【0005】 一方で、実質的に書き換えが無限に繰り返し可能な磁気メモリ(MRAM)の開発も始められているが、その実現のためには大きなMR比を示す材料あるいはデバイスの開発が望まれている。従来のスピンバルブ膜に比べてより大きなMR比を示す素子として、「磁性体トンネル接合素子」が注目され、それらを用いて、あるいはそれらとMOS型トランジスタとを組み合わせることによって磁気ヘッドや磁気メモリを形成する試みが進められている。

【0006】 さらに磁性体トンネル接合素子に比べさらに優れた特性が期待されるスピントランジスタやスピンバルブトランジスタの開発が始められている。このようなスピントランジスタは、例えば、S. Datta らによりAppl. Phys. Lett., 56, (1990) p. 665に開示されている。

【発明が解決しようとする課題】 図12は、従来のスピントランジスタの要部構成を表す模式図であり、同図(a)はその断面構成、同図(b)はその平面構成を表す模式図である。

【0007】 このトランジスタは、ソースSの一部をなす強磁性体Fe1と、ドレインDの一部をなす強磁性体Fe2と、これらの間に設けられた半導体層に形成される2次元電子ガスチャンネル部Cと、をその基本構成としている。

【0008】 ソース側の強磁性体F1の磁化方向に応じて、スピン偏極した電子がチャンネル部Cに注入される。

一方、ドレイン電流の大きさは、ドレインDの一部を構成する強磁性体F2の磁化の向きにより変化する。そして、強磁性体F2が強磁性体F1と同じ向きに磁化されている場合にはチャネル電流は流れやすく、一方逆向きに磁化されている場合にはチャネル電流は流れにくい。

【0009】すなわち、強磁性体Fe1の磁化方向に対する強磁性体Fe2の磁化の方向に応じてチャネル電流が変化するという特性を有する。従って、磁気センサなどの用途に用いることが可能である。

【0010】しかしながら、図12に例示したような従来のスピントランジスタは、強磁性体Fe2磁化の向きによる電流変化が小さく、このために、高速読み出しが困難であるという大きな欠点を有していた。

【0011】本発明は、かかる課題の認識に基づいてなされたものであり、その目的は、ドレイン電流の磁化依存性が大きく高速読み出しに優れたスピントランジスタを提供することにある。

【課題を解決するための手段】上記目的を達成するため、本発明の第1のスピントランジスタは、スピン偏極した電子を生成するスピン偏極部を有するソース部と、磁性体を有するドレイン部と、前記ソース部から前記ドレイン部に電子を導くチャネル部と、を備え、前記チャネル部と前記ドレイン部との間にポイントコンタクトが設けられたことを特徴とする。

【0012】また、本発明の第2のスピントランジスタは、スピン偏極した電子を生成するスピン偏極部を有するソース部と、磁性体を有するドレイン部と、半導体層に電圧を印加することにより、前記ソース部から前記ドレイン部に電子を導くチャネル部を形成するゲート電極と、を備え、前記ゲート電極の形状にくびれ部を与えることにより前記チャネル部と前記ドレイン部との間にポイントコンタクトが形成されることを特徴とする。

【0013】上記第1及び第2のトランジスタの構成によれば、ポイントコンタクトを設けることにより、高いMR比が得られ、従来よりも磁気検出感度や読み出し速度を大幅に改善することが可能となる。

【0014】なおここで、「ポイントコンタクト」とは、スピン偏極した電子に対して量子効果が生ずるサイズに限定された接合部のことをいい、そのサイズすなわち電子の流れる方向に対して垂直な方向の長さは、電子の波長程度あるいはそれ以下であるものとする。

【0015】例えば、チャネル部が半導体により形成され、その半導体中における電子の波長が10nmの場合には、ポイントコンタクトのサイズは、10nmあるいはそれ以下とする。

【0016】また、上記第2のスピントランジスタの場合、ゲート電極を加工することにより確実且つ容易に微細なポイントコンタクトを形成することができる。

【0017】また、前記スピン偏極部は、円偏光した光の照射によりスピン偏極した電子を励起する化合物半導

体からなるものとすれば、偏光検出素子として用いることができる。

【0018】また、前記スピン偏極部及び前記磁性体の少なくともいずれかは、一定の結晶方位に配向した鉄(Fe)、ニッケル(Ni)、コバルト(Co)あるいはこれらを含有する合金からなるものとすれば、強い磁化が容易に得られ、高いMR比が得られ、感度が高く、動作の安定したスピントランジスタを実現できる。

【0019】また、前記ソース部は、トンネル接合を有するものとすれば、チャネル部に供給する電子のスピン偏極率をさらに高くすることが可能となる。

【0020】また、前記スピン偏極部及び前記磁性体の少なくともいずれかは、化合物磁性半導体からなるものとすれば、チャネル部などを構成する半導体層との整合性が良く、エピタキシャル成長なども容易となるために、スピン偏極した電子の注入効率を高くすることができる。

【0021】また、前記チャネル部は、半導体中に形成される2次元電子ガス領域であるものとすれば、チャネル部において散乱により電子がスピン情報を喪失する確率を下げるができる。本発明者の検討の結果、図12に例示した従来のスピントランジスタにおいて、磁化の方向の変化に伴うドレイン電流の変化が小さい原因として、次の3つの要因が挙げられることが判明した。

【0022】まず第1の要因は、磁化の向きに依存するチャネル部CとドレインDとの間の界面抵抗が、磁化の向きに依存しないチャネル部Cの抵抗に比較して小さいことである。すなわち、ドレイン電流の大きさはソース／ドレイン間に印加した電圧とソース／ドレイン間の抵抗値とによって決まるが、後者はソース／チャネルおよびチャネル／ドレイン間の界面抵抗とチャネル部の抵抗の和になっており強磁性体F2磁化の向きに依存するのはチャネル／ドレイン間の界面抵抗のみである。

【0023】すなわち、ドレイン電流の磁化方向依存性(素子のMR(Magneto-resistance)比)を増大させるためには、チャネル／ドレイン間の界面抵抗を増大させることが必要である。

【0024】素子のMR比が小さい第2の要因は、界面抵抗の磁化方向依存性そのものが小さいことである。従って、何らかの手段により、磁化方向依存性を増大させることが必要である。

【0025】第3の要因は、ソースからチャネルに注入される電子のスピン偏極率が小さいことである。素子のMR比は、チャネルを伝導し、ドレインに流れる電子のスピン偏極率とドレインの強磁性体のスピン偏極率とに依存する。従って、何らかの方法で、スピン偏極率の高い電子をソースからチャネルに注入することによって、よりMR比を高めることができる。

【0026】以上の考察の結果、本発明者は、チャネル／ドレイン接合部に半導体／金属接合からなる「ポイン

トコンタクト」を採用することにより、上述の第1と第2の要因に起因した従来型スピントランジスタの欠点を取り除くことに想到した。

【0027】また、MR比が小さい第3の要因を解決するには、チャンネルにスピン偏極率の高い電子を注入する必要がある。本発明のスピントランジスタでは、ソースを化合物半導体で構成し、円偏光により化合物半導体内に励起されたスピン偏極電子をチャンネル領域に注入することによりチャンネル領域にスピン偏極率の高い電子を注入することができる。あるいは、ソースを磁性トンネル接合とし、磁性トンネル接合の上部電極と下部電極間に電圧を印加することによっても、スピン偏極率の高い電子をチャンネルに注入することができる。

【発明の実施の形態】以下、図面を参照しつつ本発明の実施の形態について説明する。

【0028】図1は、本発明の実施の形態にかかるスピントランジスタの要部構成を表す模式図である。すなわち、同図(a)はその断面構成、同図(b)はその平面構成をそれぞれ表す。

【0029】本発明のトランジスタは、ソースSの一部をなすスピン偏極部F1と、ドレインDの一部をなす強磁性体F2と、これらの間に設けられた半導体層に形成されるチャンネル部Cと、をその基本構成としている。

【0030】ソースSに設けられたスピン偏極部F1は、スピン偏極した電子を生成する作用を有し、例えば、図12に表したような強磁性体からなるものの他にも、後に詳述するように、化合物磁性半導体や、円偏光によりスピン偏極する電子を生成する化合物半導体なども包含される。

【0031】ソースSからチャンネル部Cへのスピン偏極電子の注入は、図12に例示した従来のトランジスタと同様である。すなわち、ソース側のスピン偏極部F1の磁化方向に応じて、スピン偏極した電子がチャンネル部Cに注入される。そして、ドレインDの一部を構成する強磁性体F2がスピン偏極部F1と同じ向きに磁化されている場合にはチャンネル電流は流れやすく、一方逆向きに磁化されている場合にはチャンネル電流は流れにくい。

【0032】そして、本発明のトランジスタの場合、チャンネル部CとドレインDとの間にポイントコンタクトQPが形成されている。ポイントコンタクトQPは、強磁性体に対して量子サイズ効果が生じる程度の微細なコンタクトを設けたものである。つまり、本発明のトランジスタの場合、ドレインDの一部を構成する強磁性体F2に対して、このような微細なコンタクトを形成してチャンネル部Cから電子を与えるようにする。

【0033】以下、本発明における「ポイントコンタクト」の概念についてまず説明する。

【0034】図2は、磁性体により構成されたポイントコンタクト素子の参考例を表す概念図である。

【0035】この素子は、上下の磁性電極110、12

0の間にくびれ部Nをもつ2端子素子であり、上下電極の磁化の向きにより抵抗が変化する。抵抗の変化率として数100%というきわめて大きな値がこれまでに報告されているが、大きな変化率を示す理由は、量子化された電子のバリスティック伝導に伴う現象として説明されている。ポイントコンタクトは、大きな抵抗変化率を示す優れた素子であるが、それを作製するには電子の波長程度のくびれ部Nを作製することが必要となる。金属中の伝導電子の波長は1nm程度であるが、幅1nm程度のくびれ部を再現性良く作製することは、現在の技術では困難なため、この素子は基礎研究の段階に留まっている。

【0036】なお、このようなポイントコンタクト素子を開示したものとしては、2つの針状のニッケル(Ni)を付き合わせた磁気微小接点、あるいは2つのマグネタイトを接触させた磁気微小接点、それぞれ、文献N. Garcia, M. Munoz, and Y.-W. Zhao, Physical Review Letters, vol. 82, p2923 (1999) およびJ. J. Ver sluijs, M. A. Bari and J. M. D. Coey, Physical Review Letters, vol. 87, p26601 -1 (2001) に開示されている。

【0037】再び図1に戻って説明を続けると、このようなポイントコンタクトQPをスピントランジスタに設けることにより、ドレインDの一部を構成する強磁性体F2磁化の向きによる電流変化を飛躍的に大きくし、高速読み出しも可能となる。

【0038】ポイントコンタクトQPは、例えば、ゲート電極Gの形状を図1のチャンネル部Cの形状とすることにより実現できる。すなわち、図1(b)のチャンネル部Cに対応してドレインDに向かって収束する形状のゲート電極Gを形成する。

【0039】このようなゲート電極Gにゲート電圧を印加すると、チャンネルとなる半導体層のうち、ゲート電極Gの形状に対応した領域において空乏化あるいは反転が生じ、チャンネル部Cが形成される。このようにして形成されたチャンネル部Cのポテンシャル障壁により、電子をくびれ部、すなわちポイントコンタクトQPに閉じ込めることができる。半導体内の電子の波長は10nm以上あるので、くびれ部すなわちポイントコンタクトQPの幅も数10nm程度でよい。このようなサイズの、ポイントコンタクトQPの形成は現在の技術で十分可能である。

【0040】また、ポイントコンタクトQPは、チャンネルを構成する半導体層をパターニングすることによっても実現することができる。例えば、チャンネル部Cとなりうる半導体層をエッチングして図1(b)のチャンネル部Cの形状のメサを形成すれば良い。

【0041】あるいは、半導体層に不活性化元素を選択的に注入することにより、図1(b)のチャンネル部Cの部分のみを活性領域として残存させてもよい。この場合

の不活性化元素としては、例えば、水素、プロトン、酸素、鉄、及びその他各種の元素を半導体材料に応じて適宜選択して用いることができる。

【0042】本発明によれば、チャンネル部CとドレインDとの間にポイントコンタクトQPを設けることにより、チャンネル部CとドレインDとの間のコンタクト抵抗がチャンネル抵抗に比較して著しく増大し、かつコンタクト抵抗の磁化依存性が上昇するため、ドレイン電流の磁化方向依存性(MR比)を飛躍的に高めることができる。

【0043】このようなスピントランジスタを用いて図3のようなメモリセルを構成すれば、新しいタイプの固体磁気メモリ(MRAM)として利用することが原理的には可能である。

【0044】例えば、スピン偏極部F1として用いる強磁性体の磁化の向きを固定しておき、(図3では省略されている)書き込み電流により生ずる磁場によって強磁性体F2の磁化をF1の磁化と平行あるいは反平行に遷移させることにより、バイナリーコードを書き込むことができる。コードの読み出しは、トランジスタのゲートGに繋がったワード線WLに電圧を印加してトランジスタをオン(ON)状態にし、ビット線BLを流れるドレイン電流を観測することにより強磁性体F2磁化の向きを検出することができる。

【0045】磁性トンネル接合を用いた従来のMRAMでは、1ビットの構成要素として1個のトンネル接合と1個のトランジスタが必要であったのに対して、図3に表したメモリセルの場合、1個のトランジスタのみで1ビットを構成することができる。

【0046】しかも、本発明によれば、スピントランジスタの強磁性体F2磁化の向きによる電流変化が大きく、このために、高速読み出しも可能となる点でさらに有利である。

【0047】一方、ドレイン電流の磁化方向依存性(MR比)は、ソースSからチャンネル部Cに注入される電子のスピン偏極率にも依存する。鉄(Fe)、コバルト(Co)などの強磁性体中に存在する伝導電子のスピン偏極率は高々50%程度なので、これらスピン偏極部F1からチャンネル部Cに注入される電子の偏極率も高々50%程度である。

【0048】より高いスピン偏極率の電子を注入するために、本発明の一形態においては、ソースSに化合物半導体を用いる。円偏光を照射することにより化合物半導体内に高いスピン偏極率の電子を励起し、その電子をチャンネル部Cに注入することにより素子のMR比をさらに高めることができる。

【0049】また、ソースSに磁性トンネル接合を用いることによって、よりスピン偏極率の高い電子をチャンネルに注入し、MR比を高めることができる。

【0050】なお、電子がスピン情報を喪失せずにソー

スSからドレインDに達するためには、チャンネル部Cにおける散乱を抑制する必要がある。この観点からは、チャンネル部Cは、いわゆる2次元電子ガスが形成される条件を満たすことが望ましい。

【0051】また、スピン偏極部F1及びF2の材料としては、鉄(Fe)、コバルト(Co)、ニッケル(Ni)などの単体、または、鉄(Fe)、コバルト(Co)、ニッケル(Ni)、クロム(Cr)の少なくともいずれかの元素を含む合金、または、「パーマロイ」と呼ばれるNiFe系合金、あるいは、CoNbZr系合金、FeTaC系合金、CoTaZr系合金、FeAlSi系合金、FeB系合金、CoFeB系合金などの軟磁性材料、ホイスラー合金やCrO₂、Fe₃O₄、La_{1-x}Sr_xMnO₃などのハーフメタル磁性体を用いることができる。すなわち、これらの材料のうちから、トランジスタの半導体材料や用途に応じた特性を有するものを適宜選択して用いればよい。

【0052】

【実施例】以下、実施例を参照しつつ本発明の実施の形態についてさらに詳細に説明する。

【0053】(第1の実施例)まず、本発明の第1の実施例として、Si(シリコン)-MOS(Metal-Oxide-Semiconductor)反転層をチャンネルとするスピントランジスタについて説明する。

【0054】図4は、本実施例のスピントランジスタの要部構成を表す模式図である。すなわち、同図(a)はその断面構成、同図(b)はその平面構成をそれぞれ表す。

【0055】本実施例においては、p型シリコン基板10の上にゲート絶縁層20を設け、ゲートGに電圧を印加するとこの直下に反転層12が形成されるMOSトランジスタの構造を採用した。

【0056】ソースS及びドレインDには、いずれも厚さ200nmの鉄(Fe)からなる強磁性層F1、F2を用いている。さらに、ソースS側のF1膜の磁化を、反強磁性体であるイリジウム・マンガ層IrMnからの交換磁場により、同図の矢印Mの方向に固着させている。一方、ドレインDの強磁性体膜F2の磁化は外部磁場により面内で回転することができる。

【0057】このトランジスタのチャンネル長は1μm、チャンネル幅は5μmであり、ゲート絶縁膜20を介してアルミニウム(Al)ゲート電極Gが形成されている。

【0058】ゲート電極Gの形状は、幅50nmのくびれ部QPを持った特殊形状をしている。ゲート電極Gに正電圧を印加すると、ゲート電極Gの直下にチャンネル部(反転層)Cが形成されドレイン電流が流れるが、その電流がドレインDを構成する強磁性体層F2の磁化の向きにより変化する。

【0059】電子の波長程度の細いくびれ部QPを流れる電子の運動は、くびれ部を通過する方向にほぼ平行に

進む電子に限定され、かつその波長（およびエネルギー）が量子化されるため、界面抵抗のスピニ依存性が増大する。

【0060】また、本実施例のトランジスタでは、チャネル部CとドレインDとの間の界面抵抗が、ソースSとチャネル部Cとの間の界面抵抗およびチャネル抵抗に比較して十分大きくになっている。

【0061】図5(a)は、本実施例のトランジスタのドレイン電流-ゲート電圧(I_D-V_G)特性を表すグラフ図である。ここで、ドレイン電圧 V_D は0.5Vに固定した。また、図中の実線はドレインDの強磁性体F2の磁化がソースSの強磁性体F1の磁化に対して平行な場合、点線は反平行な場合をそれぞれ表す。

【0062】このグラフから分かるように、ゲート電圧が閾値電圧($V_T \sim 0.12V$)を超えるとドレイン電流が流れはじめ、磁化の向きによる電流の変化(MR比)は約12%であった。

【0063】図5(b)は、ドレイン電流-ドレイン電圧(I_D-V_D)特性を表すグラフ図である。ここで、ゲート電圧 V_G は1Vに固定した。また、図5(a)と同様に、実線はドレインDの強磁性体F2の磁化がソースSの強磁性体F1の磁化に対して平行な場合、点線は反平行な場合をそれぞれ表す。

【0064】ピンチオフ電圧 $V_P = V_G - V_T$ 以下では、図5(a)と同様に約12%のMR比が得られているが、 V_D が V_P を超えると急速にMR比が減少し、ドレイン電流はF2の磁化方向に依存しなくなることが観測された。

【0065】 V_D が V_P 以上の飽和領域ではチャネル/ドレイン電極間の空乏化に伴ってポテンシャルバリアが発生し、ドレイン電流はこのバリアの抵抗で決まるため磁化の向きに殆ど依存しなくなると考えられる。

【0066】ここで、本実施例に対する比較例として、ポイントコンタクトQPを除いた他の構成を同一としたSi-MOS反転層をチャネルとするスピントランジスタも試作した。すなわち、この比較例においては、ゲート電極Gの形状を図1(b)の如く収束形状とはせず、通常のトランジスタと同様にチャネル半導体層の上に全面に亘って設けた。

【0067】この比較例のトランジスタの閾値電圧は、本実施例のトランジスタとほぼ同じ0.11Vであったが、ゲート電圧0.2Vにおけるドレイン電流は約1 μ Aに増大した。この素子のMR比は約0.5%と極めて小さかった。

【0068】すなわち、ゲート電極Gをパターンニングすることにより形成したポイントコンタクトQPを設けることにより、MR比を大幅に高くすることができることが確認できた。

【0069】(第2の実施例)次に、本発明の第2の実施例として、n型InAlAs/InGaAsからなる

選択ドープヘテロ構造の2次元電子ガスをを用いたスピントランジスタを試作した。

【0070】図6は、本実施例のスピントランジスタの要部構成を表す模式図である。すなわち、同図(a)はその断面構成、同図(b)はその平面構成をそれぞれ表す。

【0071】本実施例においては、InGaAs層30の上にInAlAs層40を設け、InAlAs/InGaAsヘテロ接合界面に形成される2次元電子系30Aをチャネルとするスピントランジスタを作製した。

【0072】ゲート電極Gのサイズおよび形状は、第1実施例と同様としたが、ドレインDの強磁性体F2は、InGaAs層30の上にエピタキシャル成長した。強磁性体F2の膜表面およびチャネルと接した端面の面方位は何れも(001)面となっている。

【0073】本実施例のスピントランジスタは、第1実施例のトランジスタと同様に、強磁性体F2の磁化の向きによりドレイン電流が変化するが、その変化の割合は第1実施例のトランジスタの約3倍であり、約35%のMR比が観測された。本実施例において第1実施例と比較して大きなMR比が得られた理由は以下のように考えられる。

【0074】すなわち、トランジスタのMR比は、半導体(チャネル)/磁性体(F2)界面の界面抵抗が強磁性体F2の磁化方向に依存するために生じるが、磁化方向に依存する原因は界面を透過する電子の透過率が電子のスピンの向きに依存するためであり、磁性体のバンド構造に由来している。

【0075】バンド構造は一般に、ブリルアンゾーンと呼ばれる波数空間の中で表現され、例えばFeの結晶中を[001]方向に進む電子はブリルアンゾーンの Δ 線上の点として表現されるが、その状態は波動関数の対称性で区別され、通常群論の既約表現を用いて Δ_1 、 Δ_2 のように記号で記述される。

【0076】図7に表したように、鉄(Fe)のバンド構造は複雑であるが、アップスピンバンドはフェルミ準位の近傍で Δ_1 の対称性を持ち、ダウンスピンバンドは Δ_2 、 Δ_2' 、 Δ_5 の対称性を持っている。一方、InGaAsチャネル中を[001]方向に進む電子のバンドは、 Δ_1 対称性をもっている。同じ対称性をもつバンド間を電子は反射されずに進むことができるので[001]方向に進むアップスピン電子は半導体(チャネル)/磁性体(F2)界面を透過できるが、異なる対称性を持つバンド間を電子は進むことができないのでダウンスピン電子は強く反射される。

【0077】すなわち[001]方向の半導体(チャネル)/磁性体(F2)界面は強いスピニ依存性を持ち、そのためこの素子では高いMR比が得られたと考えられる。

【0078】第1実施例のトランジスタでは強磁性体F

2が多結晶のため、半導体(チャネル)/磁性体(F2)界面のスピニ依存性が相対的に小さかったが、本実施例のトランジスタにおいては、このスピニ依存性がさらに大きくなり、MR比も大きくなったものと考えられる。

【0079】(第3の実施例)次に、本発明の第3の実施例として、ソースSが化合物半導体からなるスピントランジスタについて説明する。

【0080】図8は、本実施例のスピントランジスタの要部構成を表す模式図である。すなわち、同図(a)はその断面構成、同図(b)はその平面構成をそれぞれ表す。

【0081】本実施例においても、InGaAs層30の上にInAlAs層40を設け、InAlAs/InGaAsヘテロ接合界面に形成される2次元電子系30Aをチャネルとするスピントランジスタを作製した。

【0082】但し、本実施例においては、ソースSとしてガリウム砒素GaAsを設けた。ゲート電極Gのサイズおよび形状は、第1及び第2実施例と同様とした。

【0083】本実施例のトランジスタの場合も、第1及び第2実施例と同様に、強磁性体F2の磁化の向きに応じてドレイン電流が変化する。

【0084】ここで、ソースSのGaAsに右円偏光した光Lを照射し、強磁性体F2の磁化の向きを反転させて、ドレイン電流の変化を測定したところ、50%のMR比が観測された。MR比が大きくなった理由は、円偏光によってソースSのGaAs中に高偏極率の電子が励起され、チャネル部Cに注入されたことによると考えられる。この動作原理から明らかであるが、本実施例のトランジスタは、円偏光検出素子として用いることも可能である。

【0085】(第4の実施例)次に、本発明の第4の実施例として、ソースSがトンネル接合を有するスピントランジスタについて説明する。

【0086】図9は、本実施例のスピントランジスタの要部断面構成を表す模式図である。

【0087】本実施例においても、InGaAs層30の上にInAlAs層40を設け、InAlAs/InGaAsヘテロ接合界面に形成される2次元電子系30Aをチャネルとするスピントランジスタを作製した。

【0088】但し、ソースSとして、鉄コバルト(FeCo)合金/アルミニウム(Al)酸化膜/鉄(Fe)からなる積層構造の磁性トンネル接合を設けた。この磁性トンネル接合からInAlAs/InGaAs接合界面の2次元電子ガスのチャネル部Cに、電子が供給される。第1乃至第3実施例と同様に、ゲート電極Gをパターンニングすることにより、チャネル部Cと強磁性体F2との間にポイントコンタクトQPを形成した。また、ドレインDには、強磁性体としてFeNi合金を設けた。

【0089】トランジスタの断面形状は、2次元電子チ

ャネル部Cへの効率的な電子注入を行うため、図9に表したようにメサ状とし、その側面にソースS、ドレインDを設けた。ここで、トランジスタのチャネル長は1 μ m、チャネル幅は5 μ mとした。

【0090】ソースSに設けた積層構造における上下の磁性体Fe、FeCoは、同方向に磁化させた。このトランジスタは、ドレインDの強磁性体FeNiの磁化の向きに応じてドレイン電流が変化する。ゲート電圧VG=1V、ドレイン電圧VD=0.5Vのとき、MR比は、38%を示した。

【0091】本実施例においてMR比が大きくなった理由としては、磁性トンネル接合からなるソースSからチャネル部Cに注入された電子のスピニ偏極率が、第1実施例のような磁性体のみの場合と比較して、大きくなるためと考えられる。

【0092】またさらに、図10に表したような構造を有するスピントランジスタにおいても、同様なMR比の向上が認められた。すなわち、同図に表したトランジスタの場合、ソースSに設けられた磁性トンネル接合は、鉄(Fe)/金(Au)/鉄(Fe)/アルミニウム(Al)酸化膜/アルミニウム(Al)という積層構造を有する。この積層構造の一部である、鉄(Fe)/金(Au)/鉄(Fe)は、いわゆる「スピニバルブ」構造である。但し、本実施例の場合、このスピニバルブ膜中の2層の鉄(Fe)は、それぞれ同方向に磁化した。

【0093】図10に表したトランジスタの場合も、MR比が大きくなる理由は、チャネル部Cに注入される、電子のスピニ偏極率が高くなるためと考えられる。

【0094】(第5の実施例)次に、本発明の第5の実施例として、ソースS、ドレインDが磁性半導体からなるスピントランジスタについて説明する。

【0095】図11は、本実施例のスピントランジスタの要部断面構成を表す模式図である。

【0096】本実施例においても、InGaAs層30の上にInAlAs層40を設け、InAlAs/InGaAsヘテロ接合界面に形成される2次元電子系30Aをチャネルとするスピントランジスタを作製した。

【0097】但し、ソースSおよびドレインDが、それぞれガリウム・マンガン・砒素磁性半導体GaMnAsからなり、ゲート電極GをパターンニングすることによりポイントコンタクトQPが形成されるスピントランジスタを作製した。

【0098】GaMnAsは、分子線エビタキシー法を用いてエビタキシャル成膜した。チャネル長は1 μ m、チャネル幅は5 μ mとした。

【0099】本実施例のトランジスタでは、MR比は50%を示した。MR比が大きくなった理由は、ソースSのGaMnAsとチャネル部Cとの界面では、結晶の乱れが少ないため、GaMnAsから電子がチャネル部Cに注入される際に、スピニ反転などによるスピニ情報

の喪失が起こりにくく、チャンネル部Cに高偏極率の電子を注入できるためと考えられる。

【0100】また同様に、ドレインDにおいても、チャンネル部Cとの界面での結晶の乱れが少ないため、ポイントコンタクトQPを介して流入する電子のスピンの喪失が起きにくく、MR比の向上に寄与していると考えられる。

【0101】以上、具体例を参照しつつ、本発明の実施の形態について説明した。しかし、本発明は、これらの具体例に限定されるものではない。例えば、スピントランジスタを構成する各要素の具体的な寸法関係や材料、その他、基板、電極、導電型、ドーパント、絶縁構造などの形状や材質に関しては、当業者が公知の範囲から適宜選択することにより本発明を同様に実施し、同様の効果を得ることができる限り、本発明の範囲に含まれる。

【0102】また、本発明のスピントランジスタにおける強磁性体、チャンネル部、スピン偏極部などの構成要素は、それぞれ単層として形成してもよく、あるいは2以上の層を積層した構造としてもよい。

【0103】その他、本発明の実施の形態として上述したスピントランジスタを基にして、当業者が適宜設計変更して実施しうるすべてのスピントランジスタも同様に本発明の範囲に属する。

【0104】

【発明の効果】以上詳述したように、本発明によれば、ソースから2次元電子ガス系などのチャンネル領域にスピン偏極電子を注入し、ドレインを構成する磁性体の磁化の向きによりドレイン電流が変化するスピンFETにおいて、チャンネル領域とドレインとの間にポイントコンタクトを形成することによりMR比が大きく実用可能な素子を提供することができ産業上のメリットは多大である。

【図面の簡単な説明】

【図1】本発明の実施の形態にかかるスピントランジスタの要部構成を表す模式図である。

【図2】磁性体により構成されたポイントコンタクト素子の参考例を表す概念図である。

【図3】本発明のスピントランジスタを用いて構成されるMRAMのメモリセルを表す模式図である。

【図4】本発明の実施例のスピントランジスタの要部構成を表す模式図である。

【図5】(a)は、本実施例のトランジスタのドレイン電流-ゲート電圧(I_D-V_G)特性を表すグラフ図であり、(b)は、ドレイン電流-ドレイン電圧(I_D-V_D)特性を表すグラフ図である。

【図6】本発明の実施例のスピントランジスタの要部構成を表す模式図である。

【図7】鉄(Fe)のバンド構造を表す模式図である。

【図8】本発明の実施例のスピントランジスタの要部構成を表す模式図である。

【図9】本発明の実施例のスピントランジスタの要部断面構成を表す模式図である。

【図10】本発明の実施例のスピントランジスタの要部断面構成を表す模式図である。

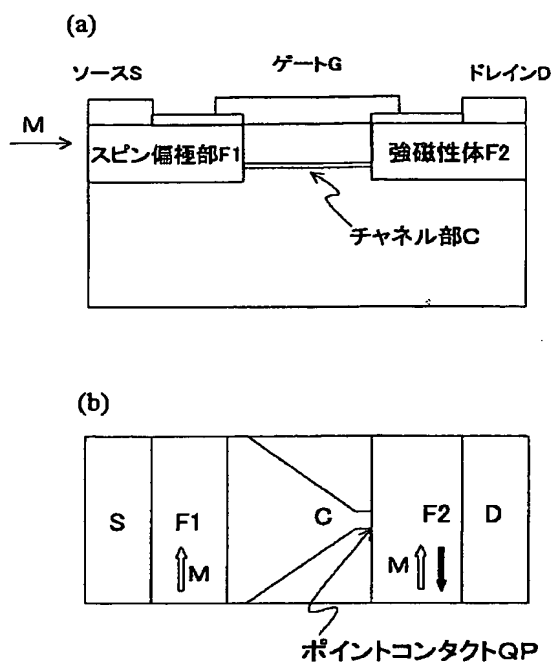
【図11】本発明の実施例のスピントランジスタの要部断面構成を表す模式図である。

【図12】従来のスピントランジスタの要部構成を表す模式図であり、同図(a)はその断面構成、同図(b)はその平面構成を表す模式図である。

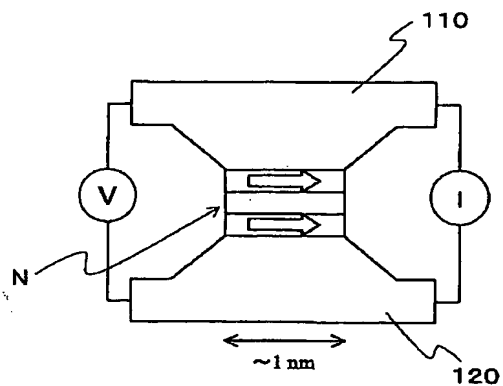
【符号の説明】

- 10 シリコン基板
- 12 反転層
- 20 ゲート絶縁層
- 30 InGaAs
- 30A 2次元電子系
- 40 InAlAs
- 110、120 磁性電極
- BL ビット線
- WL ワード線
- C チャンネル部
- F1 スピン偏極部
- F2 強磁性体
- G ゲート電極
- L 光
- M 磁化
- QP ポイントコンタクト
- S ソース
- D ドレイン

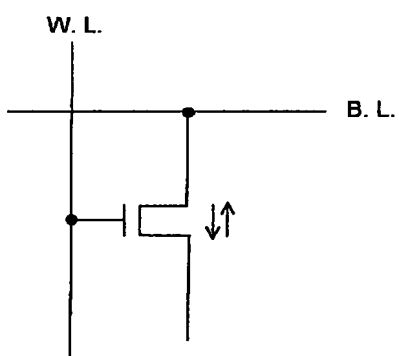
【図1】



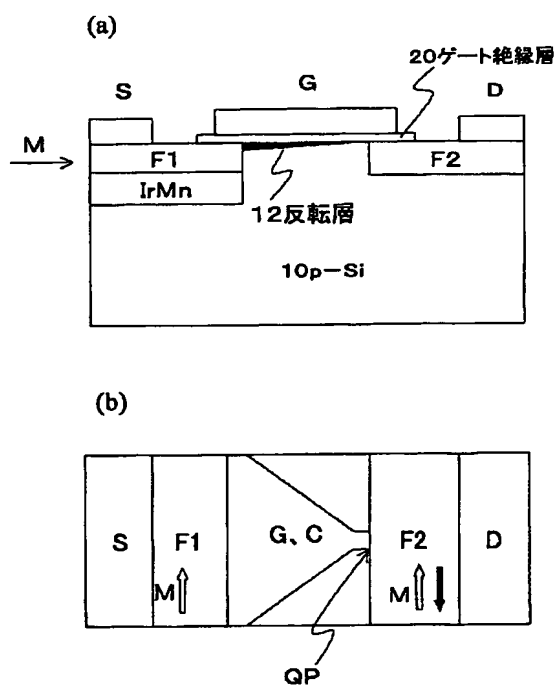
【図2】



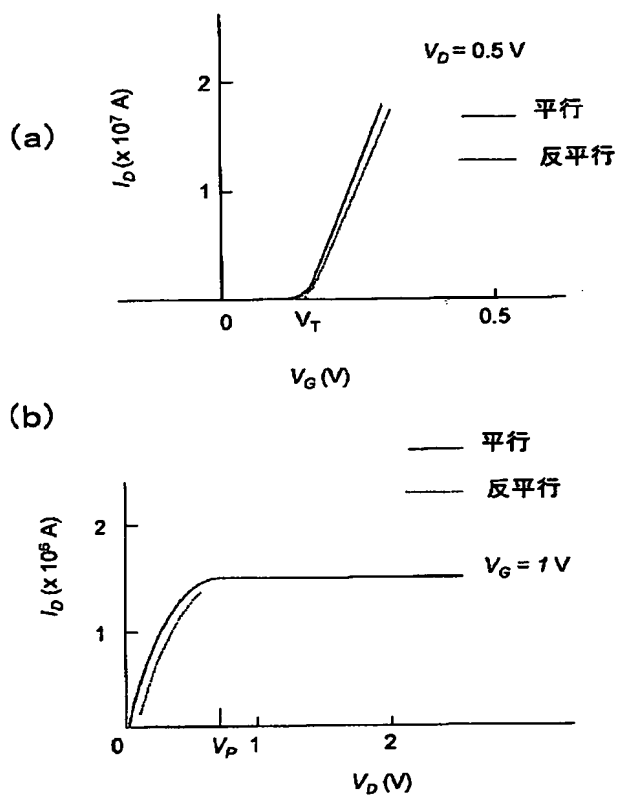
【図3】



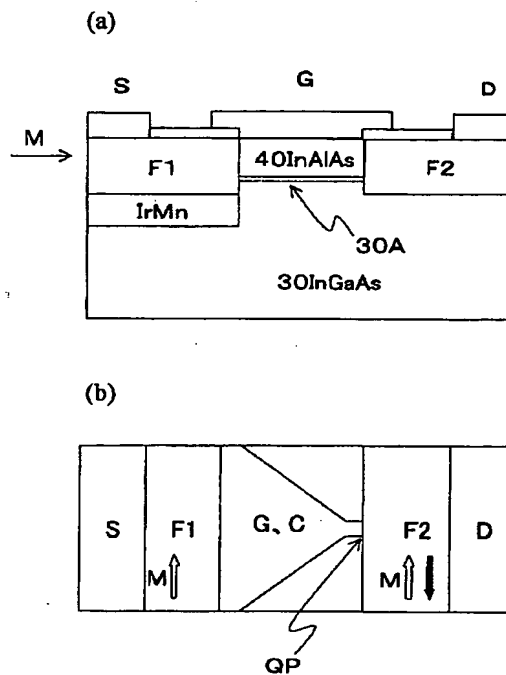
【図4】



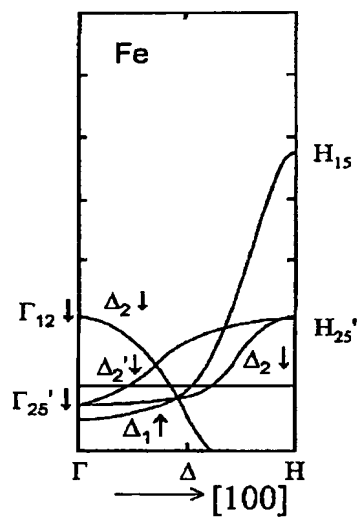
【図5】



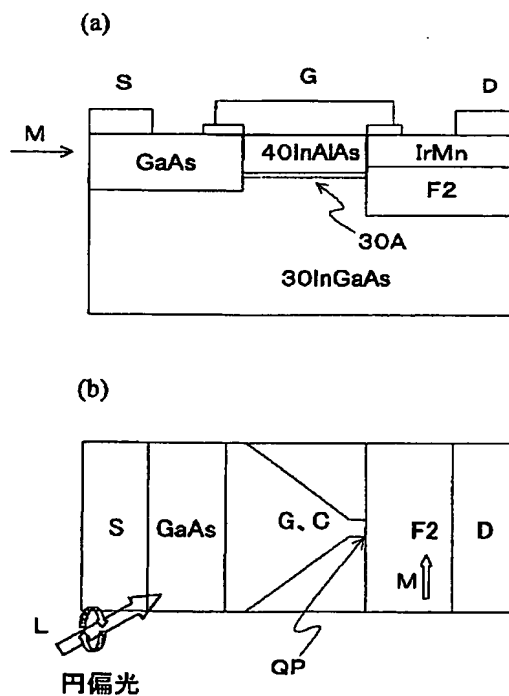
【図6】



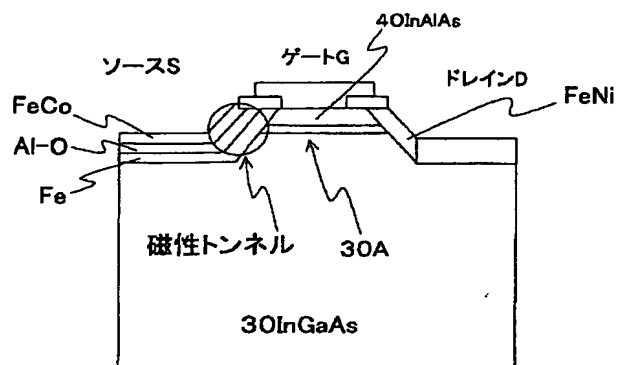
【図7】



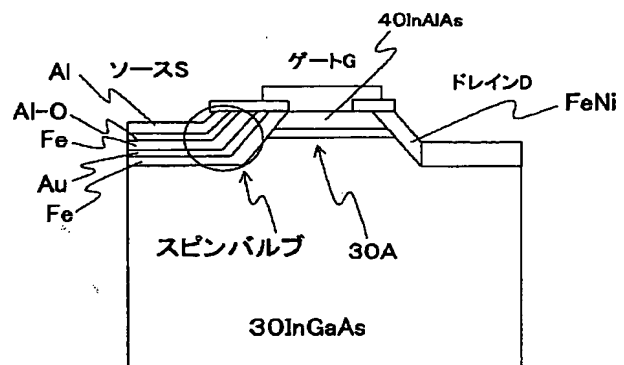
【図8】



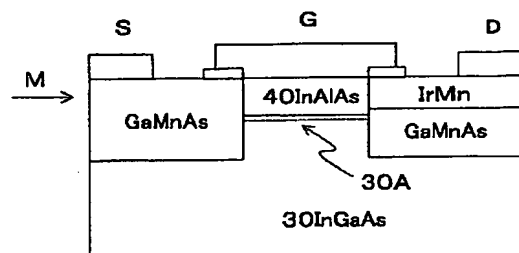
【図9】



【図10】

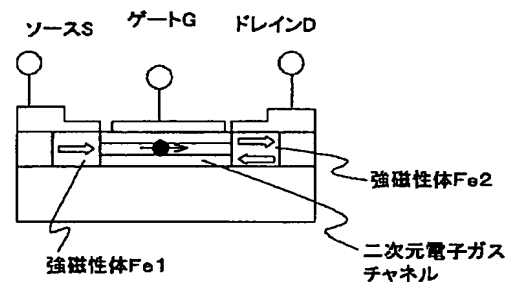


【図11】

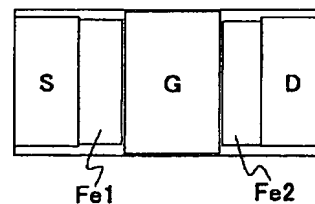


【図12】

(a)



(b)



フロントページの続き

(51) Int. Cl. 7

H 0 1 L 29/80
29/812
31/10

識別記号

F I

H 0 1 L 29/80
31/10

テーマコード(参考)

M
A

F ターム(参考) 5F049 MA14 MA20 MB07 QA09 QA20
5F083 FZ10 HA06 PR25
5F102 FA00 FB06 GB01 GC01 GJ04
GL04 GM04 GR17 GS07 GT10